

DARC-B11

Simulation mit LT-Spice Teil 1

08.10.2024 Jürgen Kamm, DL1JKA

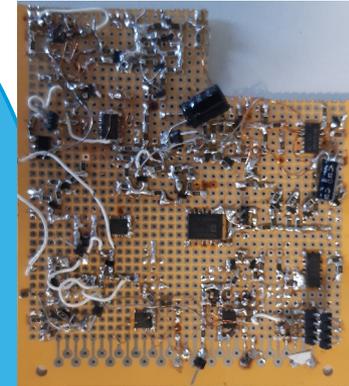
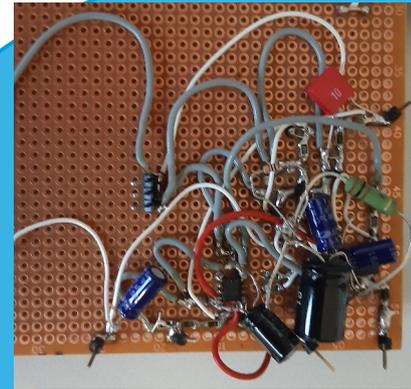
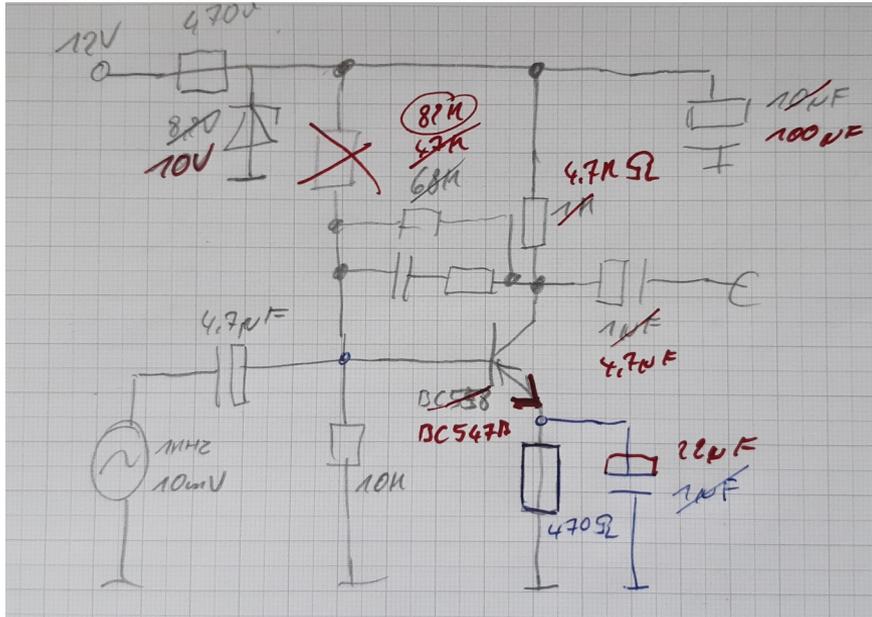
Simulation LTSpice 24

Agenda

- Warum Schaltungssimulation
- LTSpice
- Einführung
- Einfache Simulationen
- Weiterführende Analysen
- Fragen, Wünsche, Anregungen

Simulation LTSpice 24

Von der Idee zur Schaltung



Welche Simulatoren gibt es

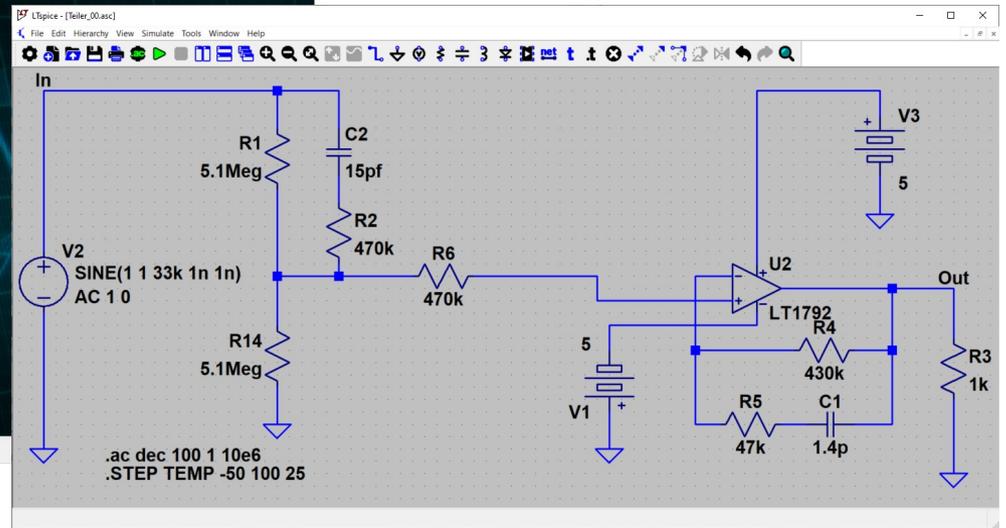
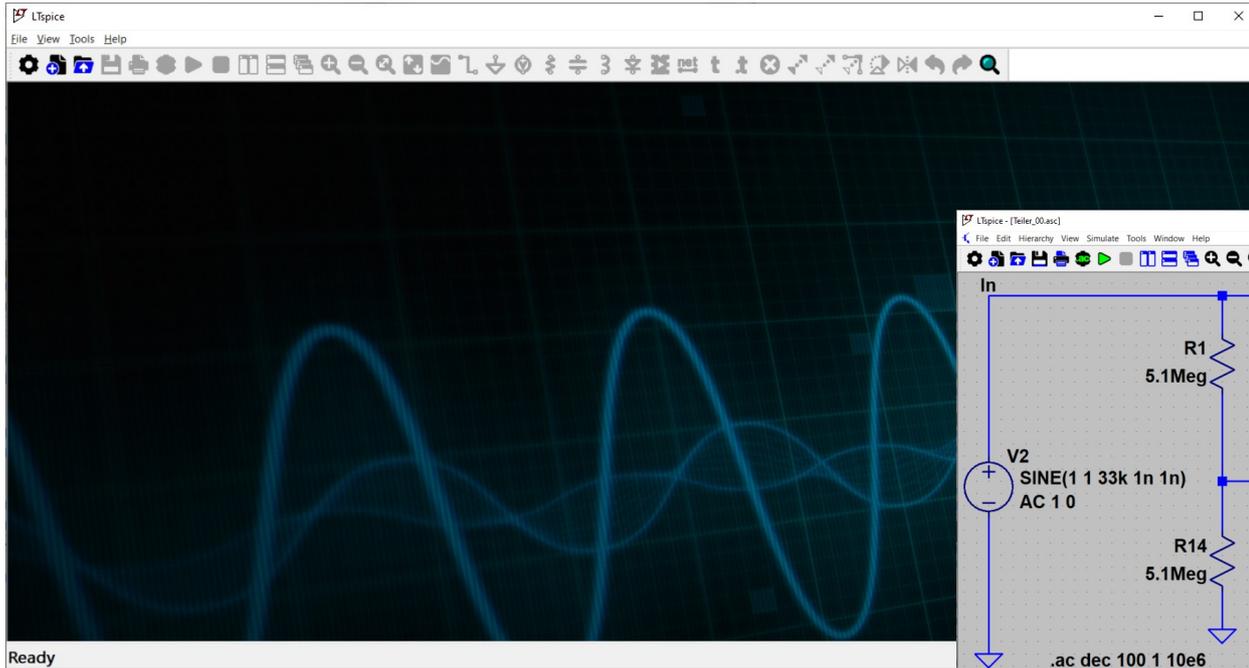
- MultiSim (National Instruments)
- PSpice®-für-TI (Texas Instruments)
- LTSpice (Analog Devices)
- Qucs-Studio
- Puff (HF DOS-Programm)
- ...

Herangehensweise

- Anforderungen festlegen
- Umgebungsbedingungen (z.B. Temperatur-, Spannungsbereich, ...)
- Schaltungsauswahl (evtl. mehrere Ansätze verfolgen)
- Bauteilauswahl
- Simulation
- Erster Aufbau
- Verifizierung

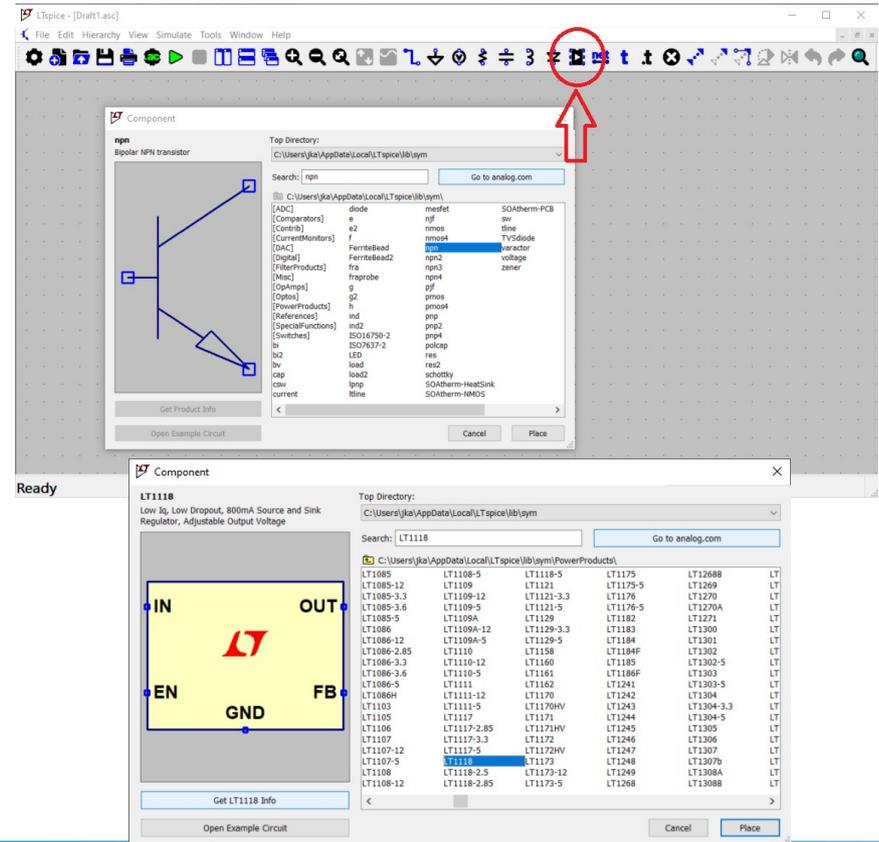
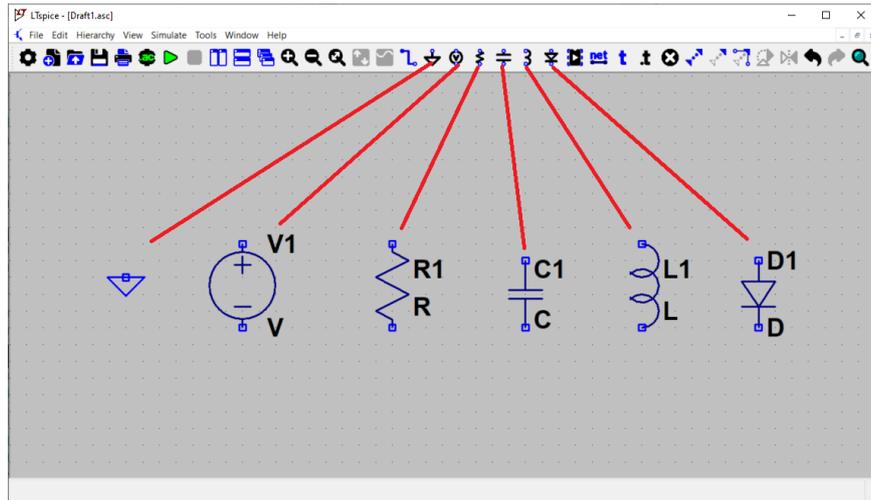
Simulation LTSpice 24

Schaltplaneingabe



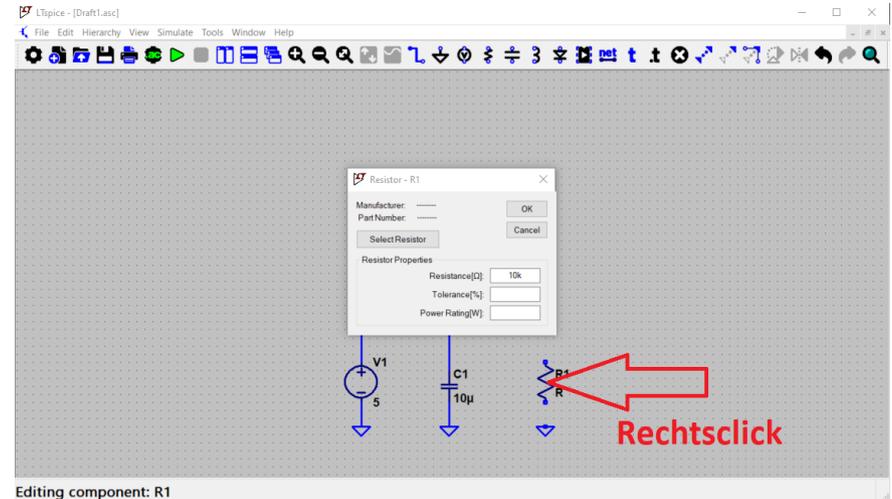
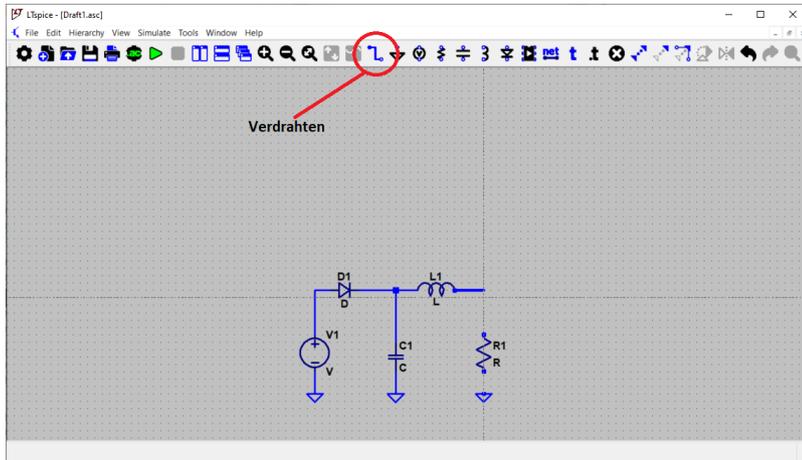
Simulation LTSpice 24

Bauelemente einfügen



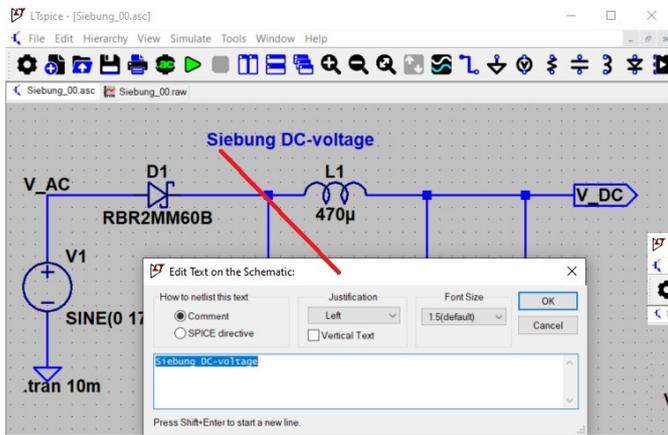
Simulation LTSpice 24

Verdrahten und Wertevergabe



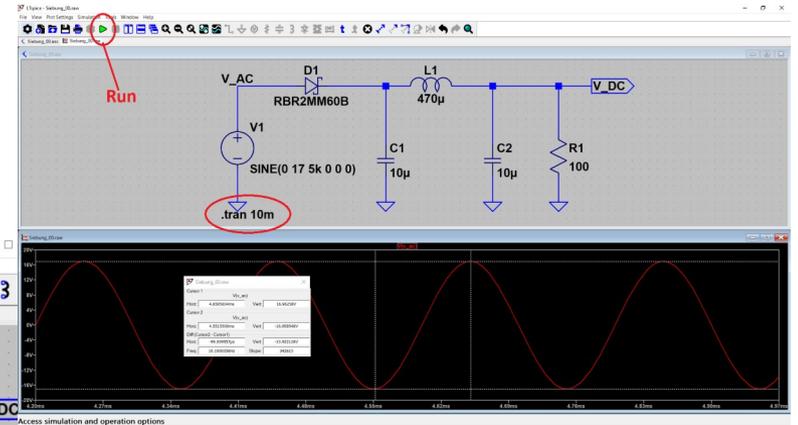
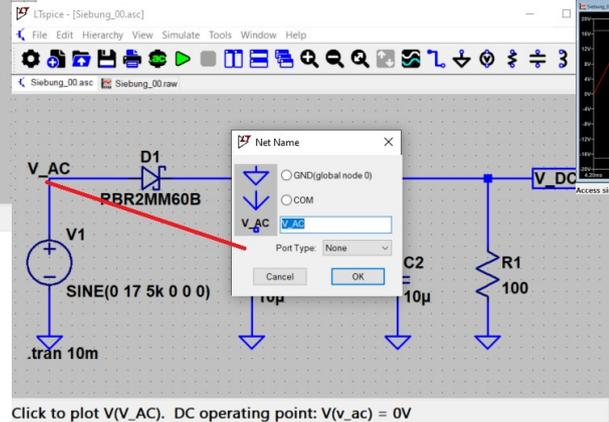
Simulation LTSpice 24

Kommentare, Netznamen und Simulationen



Kommentare / Texte
einfügen

Netznamen vergeben



Analysen

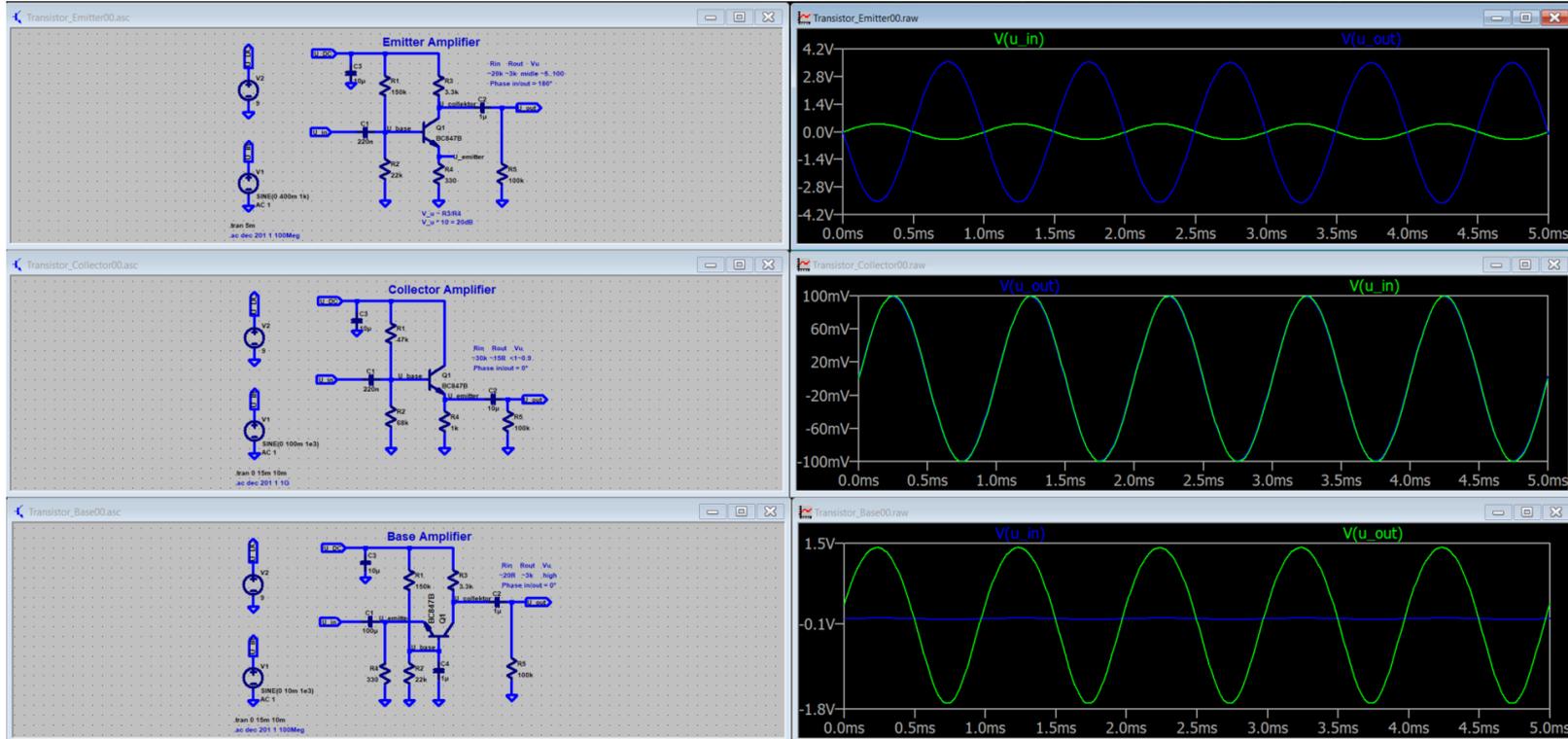
- Transienten (Zeitverhalten)
- AC sweep (Frequenzverhalten)
- DC sweep (Spannungsabhängigkeit)
- DC Transfer (Impedanzanalyse)
- OP (DC Arbeitspunkt)
- Noise (Rauschspannung)
- ...

Die Transistor Grundschaltungen

- Emitterschaltung
- Kollektorschaltung
- Basisschaltung

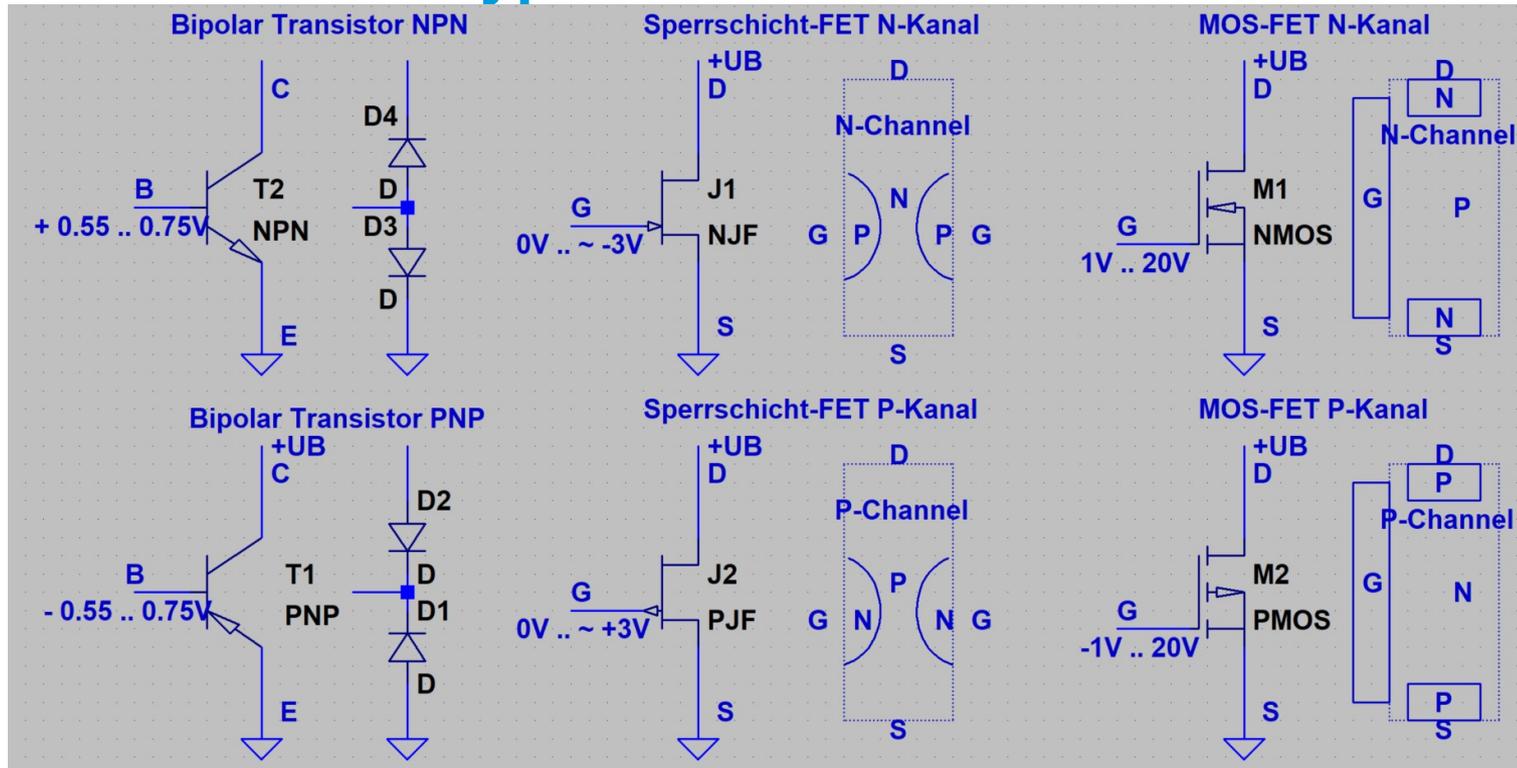
Simulation LTSpice 24

Transistor Grundschaltungen Simulation



Simulation LTSpice 24

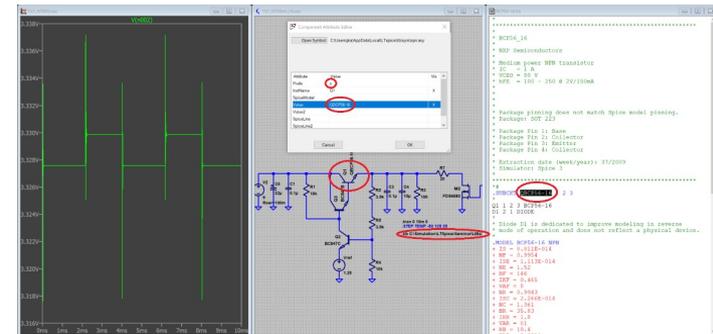
Übersicht Transistortypen



Simulation LTSpice 24

Einbinden von externen lib's

- Direktive .lib einfügen und Rechtsklick darauf
- Mit Browse file auswählen
- Mit open Text hinter .SUBCKT auswählen
- Bauteil mit STRG & Rechtsklick selektieren
- In Value den Bauteilnamen einfügen
- In Prefix „X“ eintagen (nur bei SUBCKT)



Simulation LTSpice 24

Downloads Beispiele

- LTSpice von Analog Devices Homepage LTSpice 24
- Beispiele (auf Anfrage bei mir juergen.kamm@googlemail.com)

DARC-B11

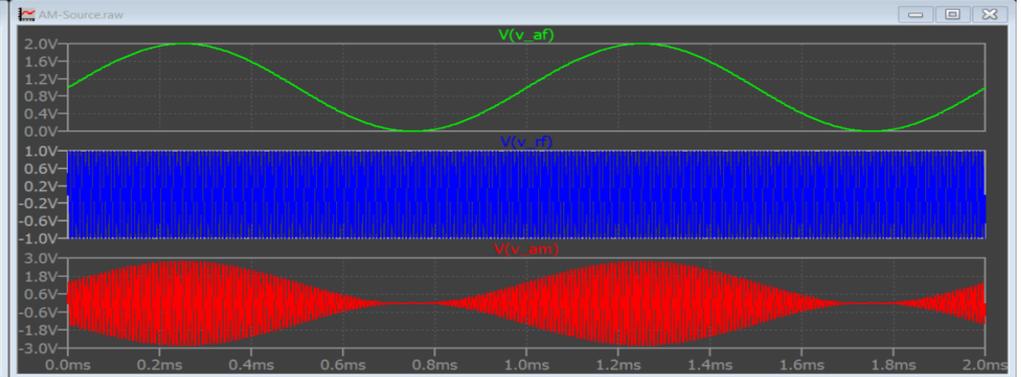
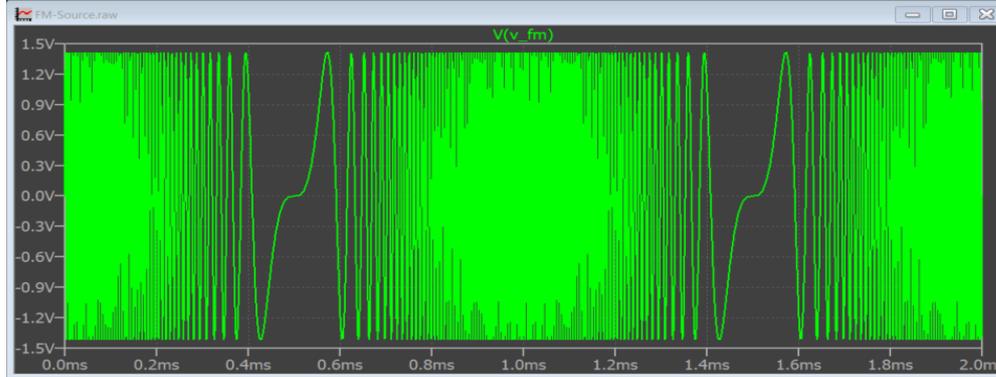
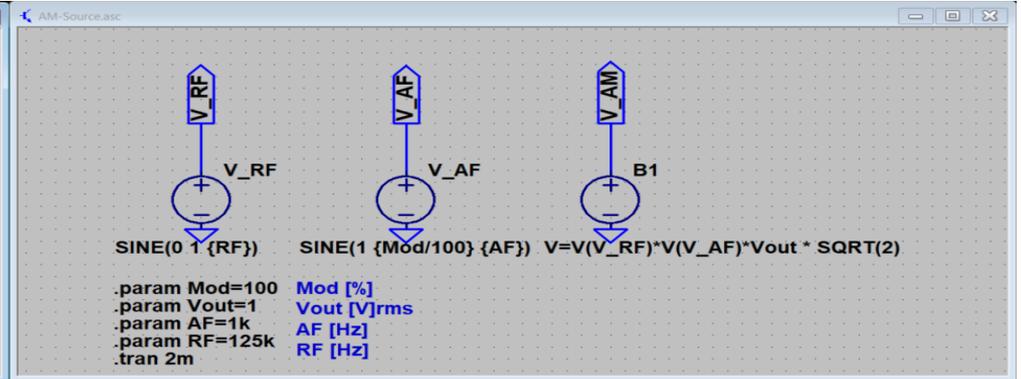
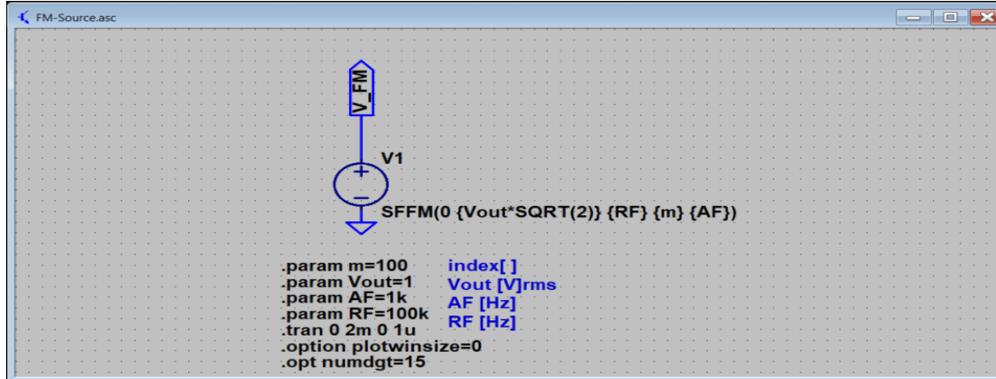
Simulation mit LT-Spice Teil 2

10.12.2024 Jürgen Kamm, DL1JKA



Simulation LTSpice 24

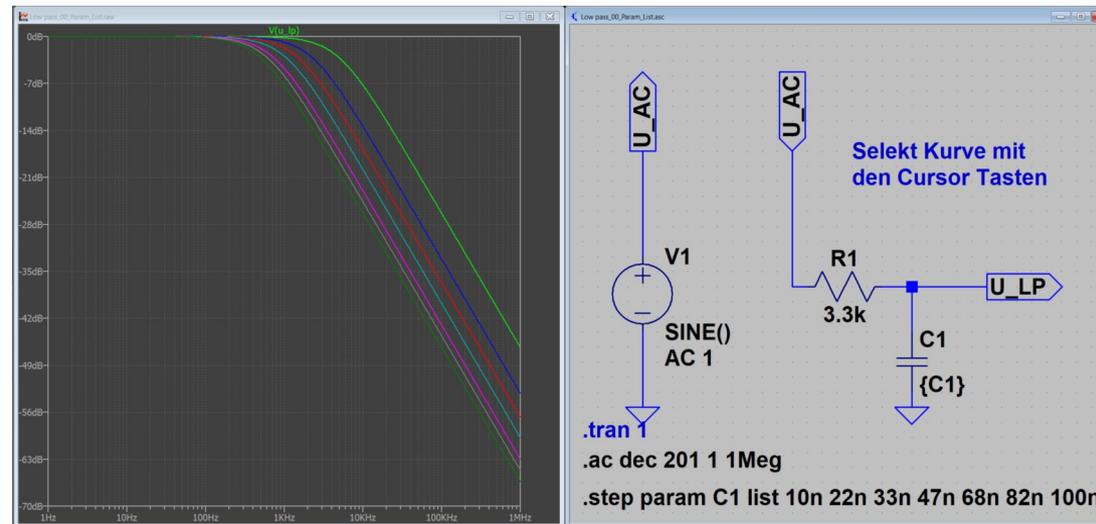
Modulation AM / FM



Simulation LTSpice 24

„Steppen“ von Komponenten

- Simulation der Schaltung mit unterschiedlichen Bauteilwerten

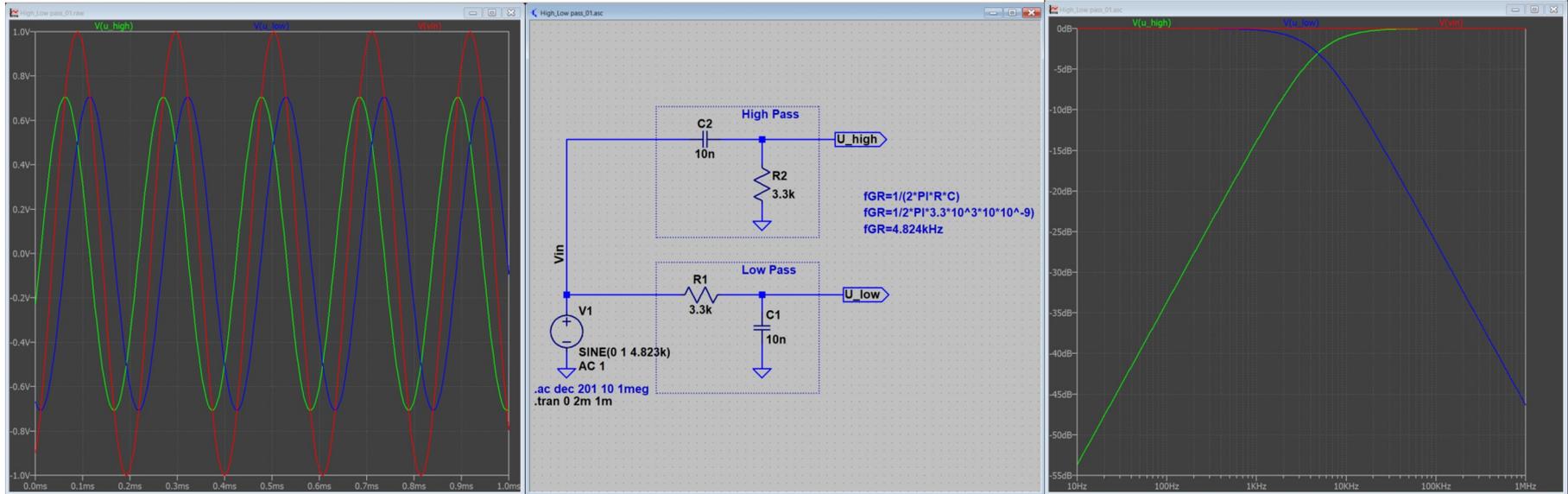


Dies ist hilfreich wenn man sehen will wie sich die Veränderung eines Bauteilwertes, hier der Kondensator, auf das Verhalten auswirkt.

BASIC/Low pass_00_Param_List

Simulation LTSpice 24

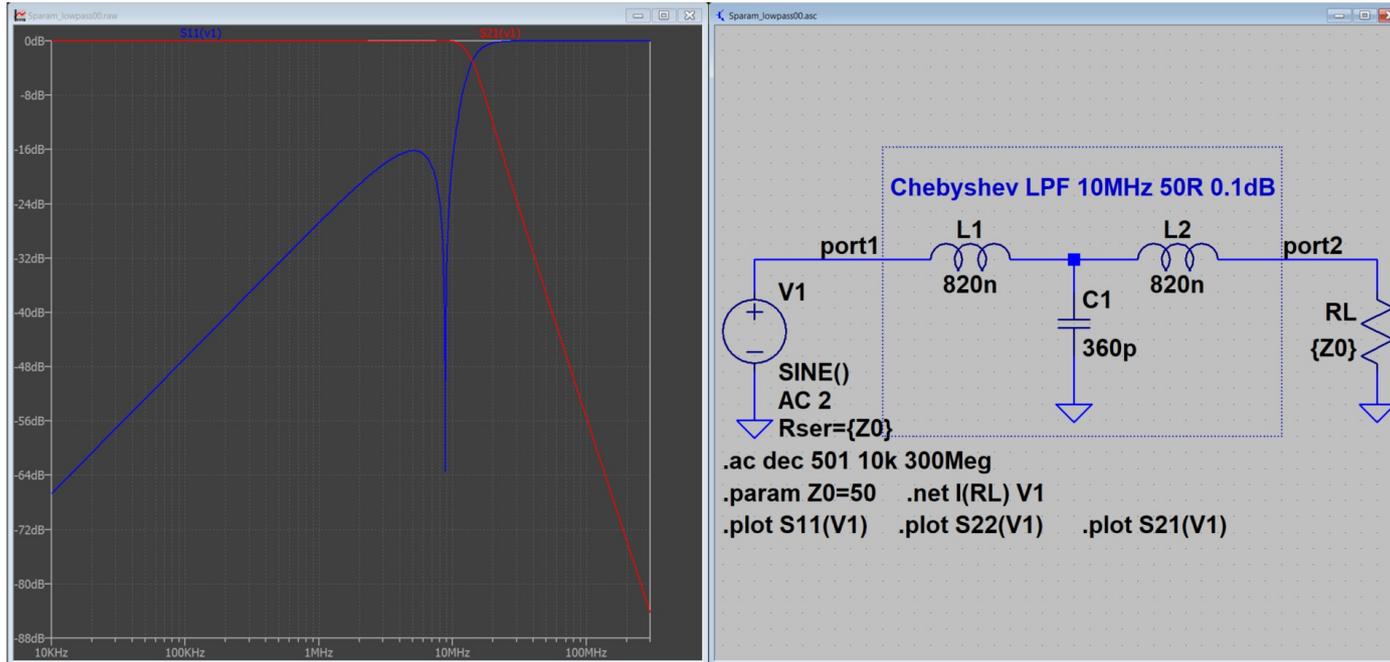
Hochpass Tiefpass



RF/High_Low pass_01

Simulation LTSpice 24

S-Parameter Simulation



Auch die Ausgabe der S-Parameter ist möglich

RF/Sparam_lowpass00

Worst Case Simulation

- diese Simulation wird angewendet um die Grenzbedingungen einer Schaltung zu ermitteln.
- Hierfür müssen alle Bauelemente mit ihren Toleranzen berücksichtigt werden.
- Wenn möglich sind auch die Umweltbedingungen zu berücksichtigen (Temperatur, Alterung, ...).

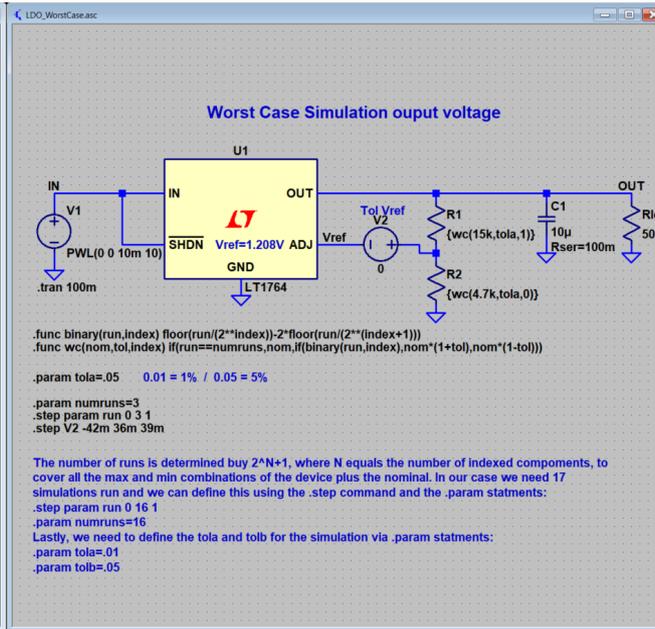
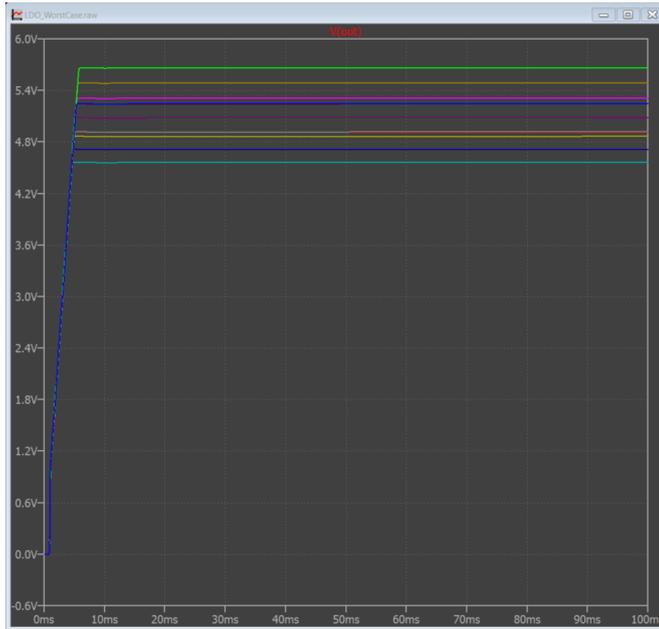
WC am Beispiel eines einstellbaren LDO Spannungsreglers

- die Auswirkung der Widerstandstoleranz auf die Ausgangsspannung eines einstellbaren Spannungsreglers soll ermittelt werden.
- Mit 1% Widerstände
- Mit 5% Widerstände

LDO = Low Drop Output

Simulation LTSpice 24

Worst Case mit 5% Widerständen und Regler Toleranz



LDO Ausgangsspannung

	nom.	min.	max.
V _{ref}	1,210 V	1,168 V	1,246 V
Ref Tol	-40/110°C	-3,50 %	3,00 %
Δ		-0,042 V	0,036 V
R1	15000 Ω	14250 Ω	15750 Ω
R2	4700 Ω	4465 Ω	4935 Ω
R-Tol	5,0 %		
ΔU _{out}		-0,53106	0,56948
%		-10,471	11,2286
V _{out}	5,072 V	4,541 V	5,641 V

Datenblatt
Vref Toleranz

ADJ Pin Voltage (Notes 3, 4)	LT1764	$V_{IN} = 2.21V, I_{LOAD} = 1mA$	1.192	1.210	1.228	V
		$2.7V < V_{IN} < 20V, 1mA < I_{LOAD} < 3A, -40^{\circ}C \leq T_J \leq 110^{\circ}C$	1.168	1.210	1.246	V
		$2.7V < V_{IN} < 20V, 1mA < I_{LOAD} < 2.7A, 110^{\circ}C < T_J \leq 125^{\circ}C$	1.168	1.210	1.246	V

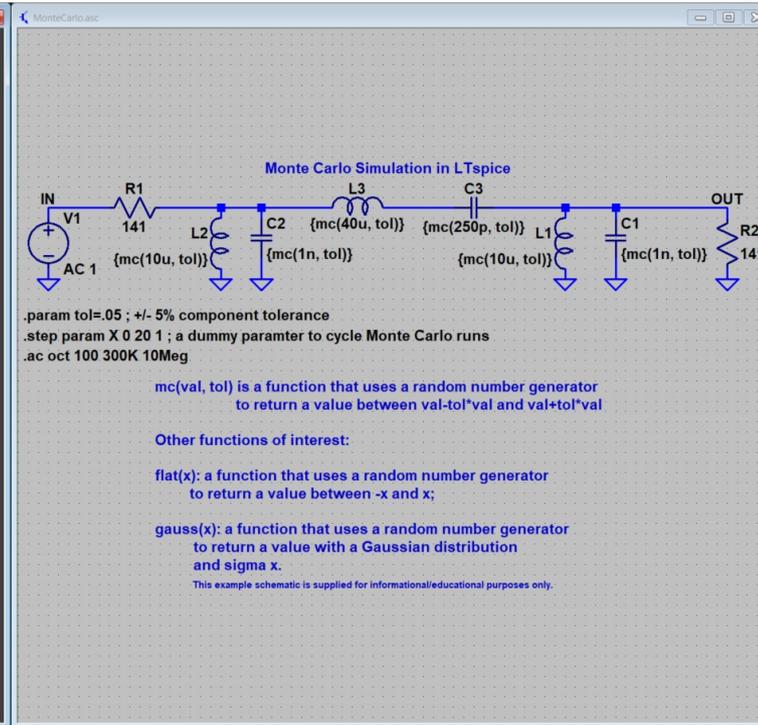
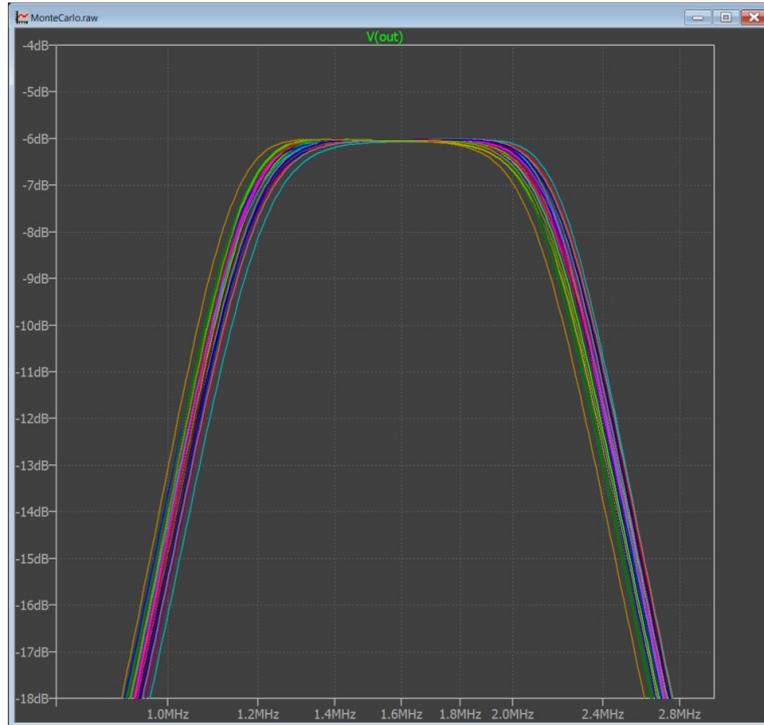
RF/Sparam_lowpass00

Monte Carlo Simulation

- Monte-Carlo-Simulation ist ein Verfahren aus der Wahrscheinlichkeitstheorie, bei dem wiederholt zufällige Stichproben einer Verteilung mithilfe von Zufallsexperimenten gezogen werden.
- Hier ein Artikel von [Analog Devices](#) zu dem Thema

Simulation LTSpice 24

Monte Carlo Simulation anhand eines Bandfilters



Um festzustellen wie sich Bauteiltoleranzen / Streuungen auf das Übertragungsverhalten auswirken, kann die MC Simulation verwendet werden.

Dies ist eine statistische Simulation!

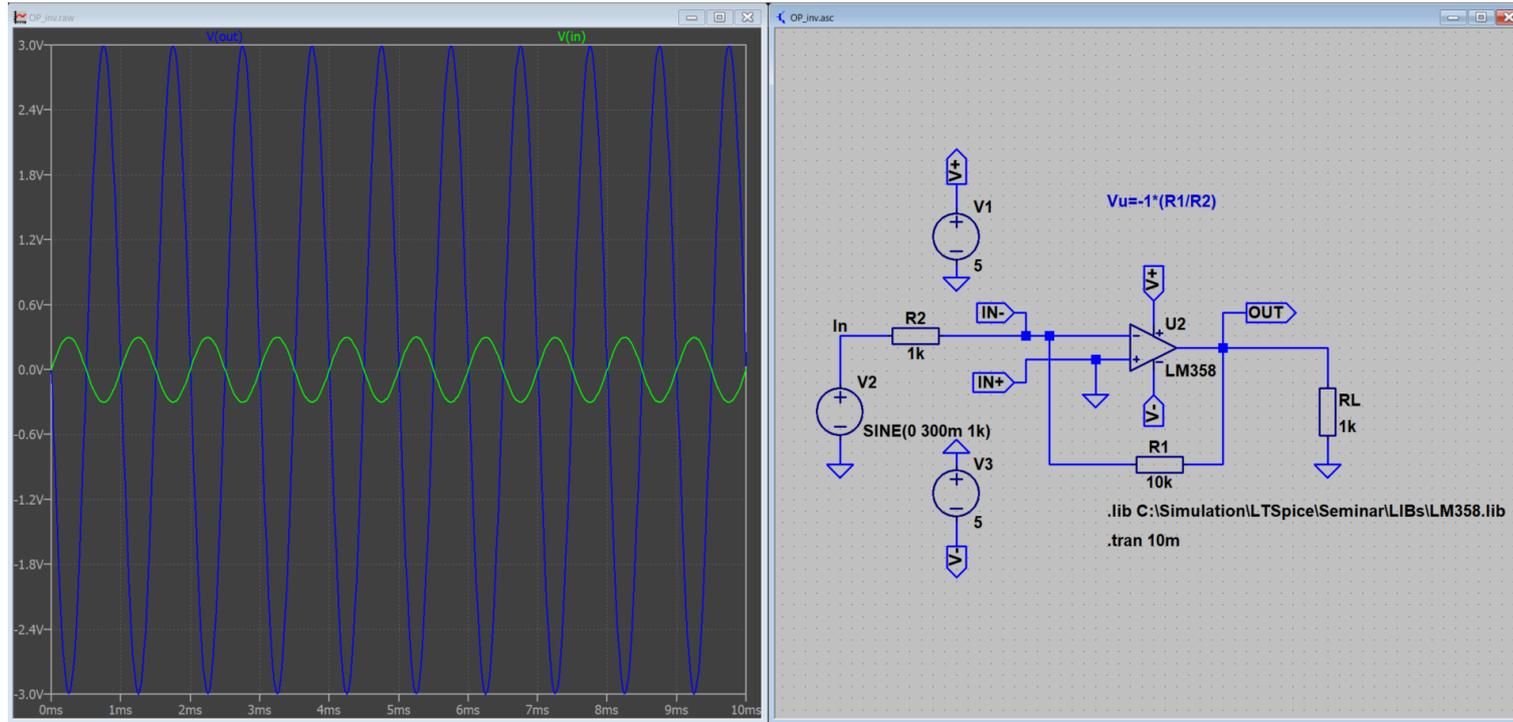
Hier anhand eines 1.6MHz Bandfilters mit ca. 500kHz Bandbreite.

Operationsverstärker

- Invertierender Verstärker
- Nicht invertierender Verstärker
- Normaler OP und Rail-to-Rail
- Comparator mit / ohne Hysterese

Simulation LTSpice 24

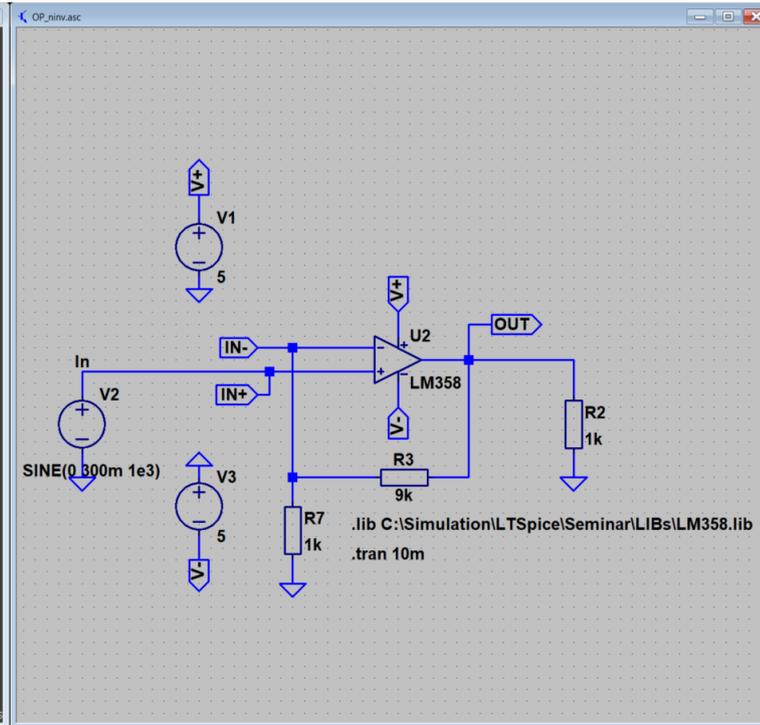
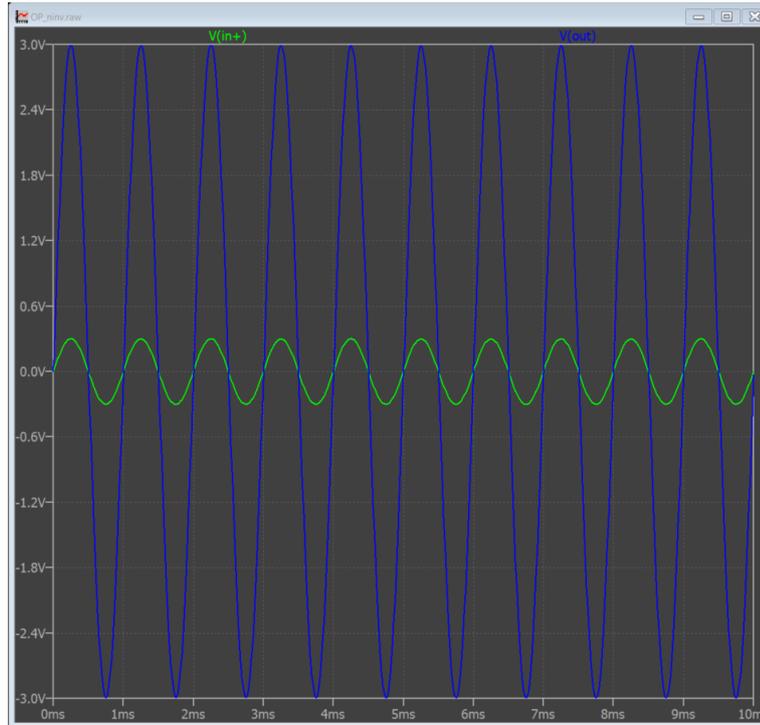
Operationsverstärker invertierend



Verstärkung:
 $V_u = 1 \cdot (R1/R2)$
 $R_i = R2$
 $R_o = \text{niederohmig}$
 $V_{out} = 180^\circ$

Simulation LTSpice 24

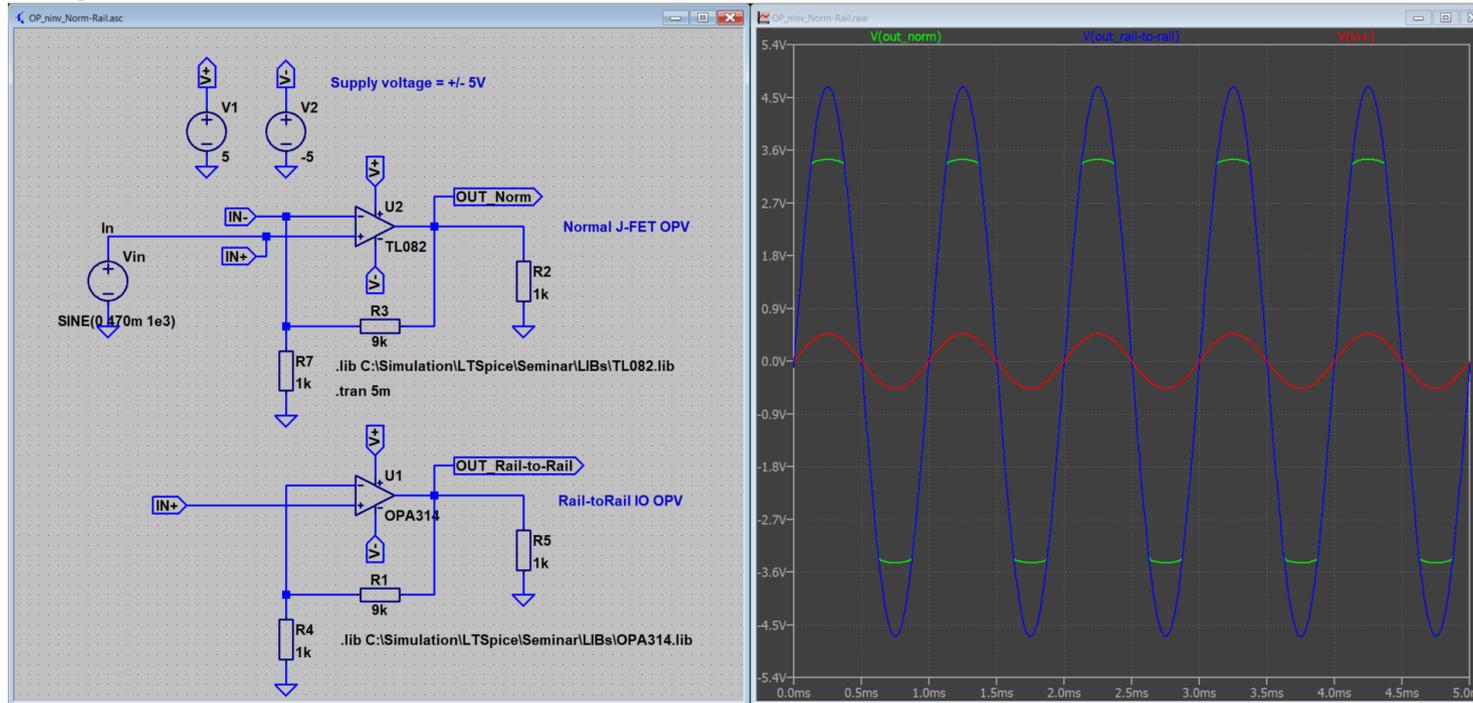
Operationsverstärker nicht invertierend



Verstärkung:
 $V_u = 1 + (R1/R2)$
 $R_i = \text{sehr hoch } M\Omega$
 $R_o = \text{niederohmig}$
 $V_{out} = 0^\circ$

Simulation LTSpice 24

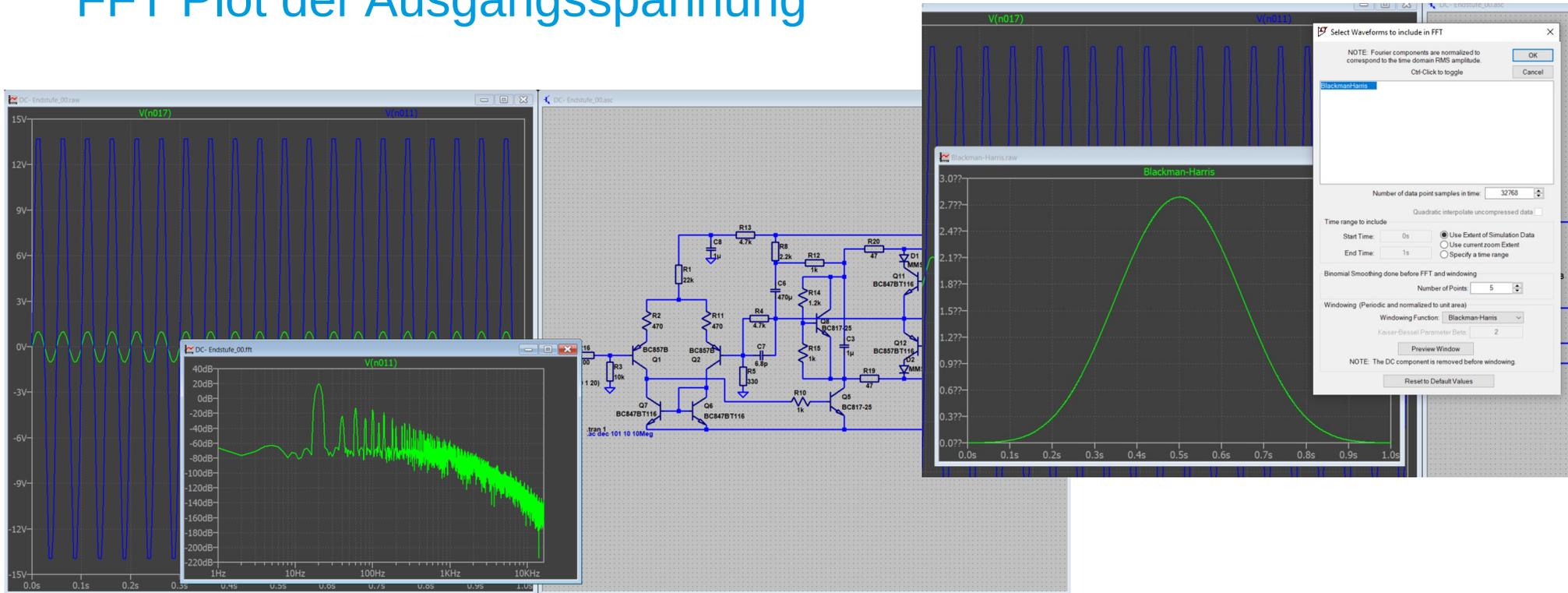
Operationsverstärker Normal / Rail-to-Rail



Gegenüber einem normalen OPV, der bis ca. 2V an die Betriebsspannung angesteuert werden kann, ist es bei Rail-to-Rail Typen möglich bis wenige mV an die Versorgung angesteuert zu werden.

Simulation LTSpice 24

FFT Plot der Ausgangsspannung



AF_AMP/DC- Endstufe_00

Simulation LTSpice 24

Einfache Logiksimulationen

- Gatter And / Or / Not
- Flip-Flops
-

Fragen & Antworten

Simulation LTSpice 24

Downloads Beispiele

- LTSpice von Analog Devices Homepage LTSpice 24
- Beispiele (auf Anfrage bei mir juergen.kamm@googlemail.com)